

# Andes e-Report

- 耐能智能边缘运算芯片KL530进入量产 晶心 RISC-V D25F处理器协助提升算力共同实践「AI 无处不在」的愿景.....P.1
- 上海先楫半导体发布微控制器HPM6000系列 采用晶心AndesCore® 双D45内核强大算力加速智能工业、智能家电、边缘计算及物联网等应用.....P.4
- AndesBoardFarm提供SoC工程师透过程远程在线FPGA开发板探索RISC-V处理器.....P.6
- 晶心科顺利发行海外存托凭证 完成首次于卢森堡发行GDR募资 并发表积极成长计划.....P.7
- Imperas 模拟器支持 Andes Custom Extension™ 加速特定领域应用软件开发.....P.9
- Menta和晶心科技宣布建立合作关系 使硬件扩充指令集架构可重新配置.....P.11

## 耐能智能边缘运算芯片KL530进入量产 晶心RISC-V D25F处理器协助提升算力共同实践「AI 无处不在」的愿景

边缘运算(Edge AI)解决方案领导厂商耐能智慧(Kneron)与32/64位RISC-V嵌入式处理器核领导供货商晶心科技 (TWSE: 6533; SIN: US03420C2089; ISIN: US03420C

1099), 共同宣布耐能智慧下世代AI智能边缘运算芯片KL530已正式量产。KL530采用晶心的D25F处理器, 它包含高效的流水线、强大的Packed-SIMD DSP 扩展指令及符合 IEEE754 的高性能单/双精度浮点RVFD扩充指令集。

KL530是耐能智能的最新型异构AI芯片, 采用全新的NPU架构, 它是业界中第一个支持INT4精度和Transformer运算的产品。相比其它芯片,

KL530具有更高的运算效率及更低功耗。这款AI芯片内嵌RISC-V CPU并具备强大的图像处理能力和丰富的接口，能进一步促进边缘智能芯片在ADAS、AIoT等方面的应用。KL530算力达1 TOPS INT 4，在同等硬件配置下INT 8的处理效率提升高达70%，其可重构NPU设计搭配RISC-V D25F核的高效能运算，可支持CNN、Transformer、RNN Hybrid等多种AI模型，还有智能ISP可基于AI优化图像质量、强力Codec实现高效率多媒体压缩，并且冷启动时间低于500ms，平均功耗低于500mW。

D25F CPU 是 AndesCore™ 25 系列中被广泛使用的核之一，它支持RISC-V P扩充指令集标准草案(RISC-V P-extension ISA draft)，可在一条指令中高效地同时处理多笔数据。晶心是P扩展指令集的原始架构者，并在RISC-V国际协会的任务组主导其规格制订。D25F提供完整的开发工具，包括根据向量数据格式自动生成SIMD指令的编译程序、优化的DSP函数库、神经网络函数库和近精确周期仿真器。D25F在常用的机器学习算法上能提供近9倍的加速，包括Tensorflow关键词识别、CIFAR10图形分类和P-net对象侦测等。



「耐能拥有独特的可重组式架构，可以轻松融入不同的卷积神经网络(CNN)而不需对设计需求妥协，从而无缝、精确地应用于各种AI模型。」耐能智慧创始人兼首席执行官刘峻诚表示。「晶心D25F CPU核和其强大的DSP指令及其软

件开发框架使耐能可以在不牺牲最佳功耗表现的条件下，最大限度地探索其领先同行的AI算法性能。这对我们的客户至关重要。我们很高兴能与专注RISC-V领域并取得领先地位的计算专家晶心科技合作。凭借晶心RISC-V核和DSP解决方案，耐能能够在很短的时间内，顺利开发出这款高端解决方案，我们非常自豪现在KL530已投入量产并开始服务我们的客户。」

「我们很高兴耐能智能在经过一系列综合评估后，选择 D25F 为 KL530 的 CPU 核，」晶心科技首席执行官暨 RISC-V 国际协会董事林志明表示：「D25F 在产品特点、效能、核面积、功耗等各项关键指标都表现优异。耐能领先同业，提供内嵌 RISC-V 核的边缘 AI SoC 解决方案，并快速推出 KL530 进入量产，展示了团队的超高的效率。耐能的强大竞争力令人震惊。感谢耐能与晶心的密切合作，我们共同完成了极具竞争力的解决方案，并将加速人工智能应用进入各式产品中。」



### 关于耐能智慧 (Kneron)

耐能智慧 (Kneron) 于 2015 年创立于美国圣地亚哥，是终端人工智能解决方案的领导厂商，提供软硬件整合的解决方案，包括终端装置专用的神经网络处理器以及各种影像识别软件。耐能智能将人工智能技术深入扩展到终端设备、硬件 AI 芯片与软件 AI 模型等，满足大从自动驾驶、智能冰箱，小至门铃或各式 AIoT 产品的需求。Kneron 所提供的智能设备具备安全性、超低功耗与低成本三大优势，致力实现“AI 无处不在”的愿景。Kneron 目前在圣地亚哥、台北、深圳、珠海已成立办公室，并拥有全球客户和合作伙伴。

Kneron 于 2017 年 11 月完成 A 轮融资，投资者包含阿里巴巴创业者基金 (Alibaba Entrepreneurs Fund)、中华开发资本国际 (CDIB)、奇景光电 (Himax Technologies, Inc.)、高通 (Qualcomm)、中科创达 (Thundersoft)、红杉资本 (Sequoia Capital) 的子基金 Cloudatlas 以及创业邦。2018 年 5 月与 2020 年 1 月，耐能分别完成由李嘉诚旗下的维港投资 (Horizons Ventures) 领投的 A1 轮与 A2 轮融资。截至目前为止，Kneron 获得的融资金额累计已超过一亿美元。更多关于耐能智能的信息，请参阅：<https://www.kneron.com/en/>

# 上海先楫半导体发布微控制器HPM6000系列 采用晶心AndesCore® 双D45内核 强大算力加速智能工业、智能家电、边缘计算及物联网等应用

**目前全球性能最强的实时RISC-V微控制器HPM6000系列，主频高达800MHz，创下超过9000 CoreMark™ 和4500 DMIPS性能的新记录**

高性能嵌入式解决方案领导厂商上海先楫半导体 (HPMicro Semiconductor Co., LTD.)与32/64位RISC-V嵌入式处理器核心领导供货商晶心科技 (Andes Technology, TWSE: 6533; SIN: US03420C2089; ISIN: US03420C1099)，共同发布目前全球性能最强的实时RISC-V微控制器HPM6000系列。该系列旗舰产品HPM6750采用双Andes D45 RISC-V内核，配置创新总线架构、高效的L1缓存和本地存储器，创下超过9000 CoreMark™和4500 DMIPS性能的新记录，主频高达800MHz，为边缘计算等应用提供强大的算力。

HPM6000 MCU全系列产品，包括多核的HPM6750、单核的HPM6450，及入门级的HPM6120版本，都具有双精度浮点运算及强大的DSP扩展指令，内置2MB SRAM，以及丰富的多媒体功能、马达控制模块、通讯接口及安全加密。HPM6000系列具备高效能、低功耗、高安全的特点，可广泛应用于智能工业、智能家电、金融终端支付系统、边缘计算及物联网等热门应用。

AndesCore® D45是晶心科技RISC-V家族45系列成员之一，采用顺序执行的8级双发射超纯量技术，具有优化的存储流水线设计以及进阶分支预测功能，同时支持符合IEEE754的单/双精度浮点运算单元 (FPU) 及RISC-V P扩展指令 (DSP/SIMD)。45系列内核也具有区域内存(local memory)支持的储存子系统，以及可配置的指令及数据高速缓存，对支持海量存储器的SoC例如HPM6000系列，可进一步提升其软件效能。D45核心非常适合用于对响应时间和实时准确性有特别要求的嵌入式应用产品。



「上海先楫的HPM6000系列产品具备高速算力和实时控制功能，将提供全球高阶MCU市场更灵活及高效的选择。」晶心科总经理暨首席技术官苏泓萌博士表示：「藉由晶心科技的D45并配合支持AndeStar™ V5之Segger Embedded Studio®开发工具，客户得以设计出更高效能、且程序代码更精简的软件。上海先楫领先同业，推出内嵌高效能RISC-V核心之MCU安全解决方案，展示团队的超高的效率及卓越的研发能力。」

「Andes D45是唯一达到先楫半导体超高速实时运算要求的RISC-V处理器内核，在某些测试环境下，性能甚至超过其他竞争者50%！而晶心在产品导入的实时技术支持，协助我们成功并快速地完成HPM6000系列的Tape out，双方团队完美地进行了一次紧密高效的合作。」先楫半导体首席执行官曾劲涛表示：「先楫半导体为开发者提供完备的生态系统，包括一个基于VS CODE框架的免费集成开发环境HPM Studio，以及PC端图形接口的SoC资源分配工具。先楫半导体还将推出基于BSD许可的SDK，其中包含底层驱动程序，中间件和RTOS。所有官方软件产品都将开源，并配以高性价比的评估报告，先楫半导体将会与RISC-V社群的伙伴合作，为打造更好的RISC-V软件生态作出贡献。」



我们成功并快速地完成HPM6000系列的Tape out，双方团队完美地进行了一次紧密高效的合作。」先楫半导体首席执行官曾劲涛表示：「先楫半导体为开发者提供完备的生态系统，包括一个基于VS CODE框架的免费集成开发环境HPM Studio，以及PC端图形接口的SoC资源分配工具。先楫半导体还将推出基于BSD许可的SDK，其中包含底层驱动程序，中间件和RTOS。所有官方软件产品都将开源，并配以高性价比的评估报告，先楫半导体将会与RISC-V社群的伙伴合作，为打造更好的RISC-V软件生态作出贡献。」

## HPMicro

### 关于先楫半导体 (HPMicro Semiconductor)

先楫半导体是一家致力于高性能嵌入式解决方案的半导体公司，成立于2020年6月，总部坐落在上海张江，在天津和武汉设有子公司。先楫半导体的产品覆盖微控制器、微处理器和周边芯片，以及配套的开发工具和生态系统，先楫半导体具备成熟的研团队，各研发关键职能（构架，模拟，SOC，数字，IP，DFT，后端等）均由资深工程师负责。公司现有研发队伍绝大部分拥有硕士以上学历，包括博士数名。2021年10月，先楫半导体成功完成近亿元PRE-A轮融资，由中芯聚源领投，东方电子关联基金和创徒投资跟投。

先楫半导体将与世界知名晶圆厂、封装测试厂及其它战略合作伙伴一起，共同推进互联网，工业自动化，消费电子等半导体领域的技术创新。更多关于先楫半导体的信息，请访问[www.hpmicro.com](http://www.hpmicro.com)。

# AndesBoardFarm提供SoC工程师透过远程在线FPGA开发板探索RISC-V处理器

32及64位高效能、低功耗RISC-V处理器核心领导供货商、RISC-V国际协会(RISC-V International)创始首席会员晶心科技(TWSE: 6533)，宣布推出「AndesBoardFarm」，一个可以提供SoC设计人员从自己的计算机远程取得晶心FPGA开发板及管理软件的系列工具，让他们能立即体验开发AndesCore® RISC-V处理器。藉由使用晶心所提供的全面整合开发环境AndeSight™，设计人员可以透过网络以晶心最新的CPU核心运行他们的软件，进行性能测试并直接获得结果；同时，还可以探索晶心所提供的各种软硬件的功能。工程师善用AndesBoardFarm的服务，将大幅减少评估RISC-V处理器的时间和精力，为他们的SoC选择最佳的RISC-V CPU核心。



「创建一个具备复杂功能的多核心RISC-V SoC，并同时开发应用程序来完全利用硬件功能是一项高挑战的任务，」晶心科技总经理暨技术长苏泓萌博士说。「面对日趋复杂的设计和需求快速变化所带来的挑战，要做出决定并确保对其开发项目最有利的IP极需远见。为了协助SoC设计团队能从其自身的角度及需求，找到最适合的AndesCore™，晶心科技建立了一系列FPGA开发板，将之连接到具备网络安全保护的服务器群，

并同时运行安全管理软件。客户可以申请账号并将他们的设计及程序上传到AndesBoardFarm网站的开发板上，节省精力并确认他们的设计需求。」

AndesBoardFarm FPGA开发板系列包含所有的晶心RISC-V处理器解决方案，做为嵌入式SoC设计的参考，包括32位及64位单核或多核的处理器，以及其他功能选项，例如用于Linux操作系统的MMU、用于多媒体处理的SIMD指令以及用于AI与其他需要大量数据和复杂计算的向量扩充指令集。

## 晶心科顺利发行海外存托凭证 完成首次于卢森堡发行GDR募资 并发表积极成长计划

RISC-V 中央处理器硅智财供货商晶心科 (6533-TW) 宣布，已于9月13日顺利完成海外存托凭证 (GDR) 发行，于卢森堡证交所挂牌上市，新发行之海外存托凭证每单位表彰普通股 2 股，以31.78美元，折算约为每股新台币 440 元，共发行 400 万单位，相当于普通股 800万股，海外募得之总金额约为1.27亿美元(折合为新台币35.17亿元)。晶心科是目前唯一发行GDR募资的RISC-V CPU IP供货商，而响应本次募资之持有者主要为海外机构投资人，以长期持有为投资策略。

晶心科董事长林志明表示，本次募资的最主要目的是充实中长期营运资金，投资研发，健全产品线布局，加重发展高阶技术产品，同时也能使全球投资人能一起分享RISC-V快速成长之市场。本次募得之资金主要将运用于加速扩大产品设计中心规模，除强化现有RISC-V产品的领先外，更将因应市场急需RISC-V高阶运算的解决方案，加速研发高价值之高阶RISC-V CPU IP，以及整合系统芯片之软硬件开发平台。台湾及美、加之设计中心计划于分阶段于3-5年内，招募二百位研发人才，投入开发RISC-V 下一世代之产品，以抢占高价之高阶多核CPU IP市场，增加销售



动能，应用领域包括5G、人工智能/机器学习、HPC、ADAS、车用电子、AR/VR、区块链、云端运算、数据中心、服务器、物联网、MCU、储存装置、安防、无线装置等大量及高速运算之市场。

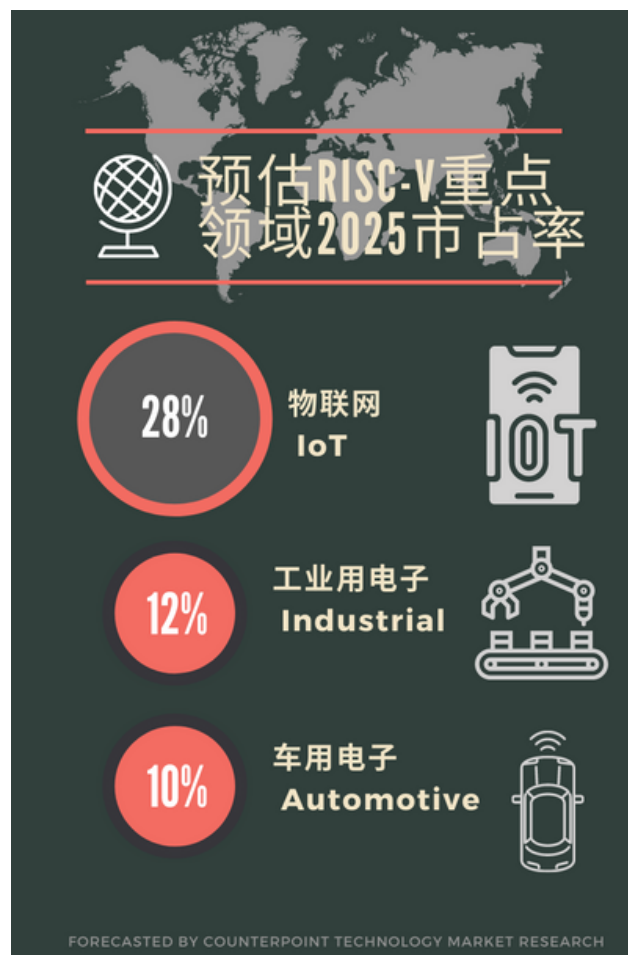
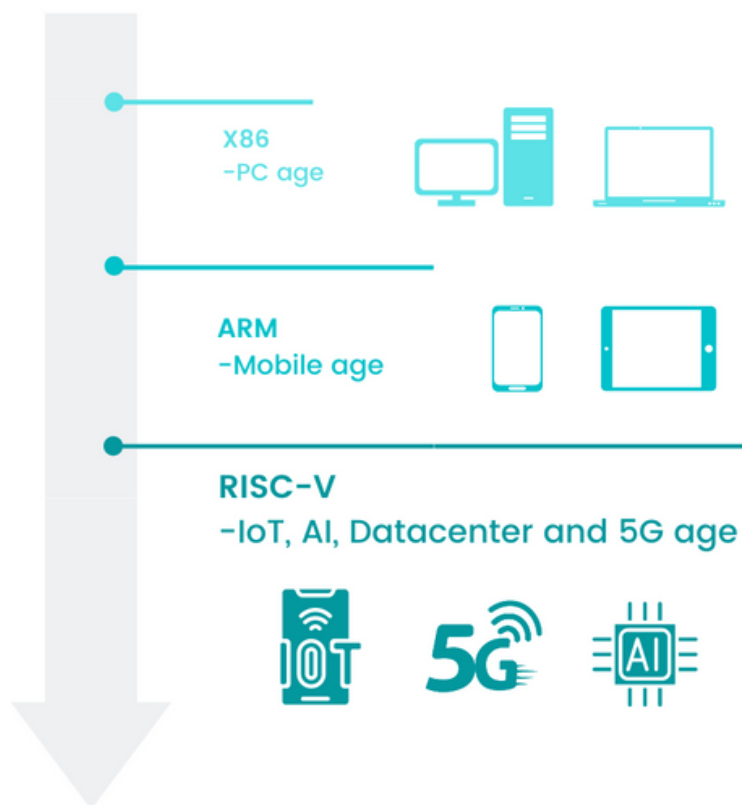
根据晶心科公布2021年上半年财报数据显示，2021上半年之较去年同期成长72.6%，其中63%之营收皆来自RISC-V，包括标准IP授权及客制运算业务，而晶心也分别以2019及2020两年营收总成长率(对比2018)将近100%的成绩，连续进入天下2020、2021之「快速成长一百强」榜单。此外，根据Counterpoint Research 最新调查报告指出，随着半导体解决方案中所需之IP技术要求，更多核，纯IP供货商之市场将以年复合成长率11%的持续扩大，于2025年达到86亿美元的市场规模。而RISC-V因其开源优势、极佳的功耗比、高安全性及低政治风险等因素，在IP授权市场中具有强劲成长之优势，预计在2025年将于IoT应用、工业应用、车用等三大产业中，成长至分别占28%、12%、10%的市场占有率，成为应用的关键领域，这些都是晶心市场扩大的有利发展因素。

晶心科技总经理暨技术长苏泓萌博士表示，晶心的产品虽是硬件IP (Intellectual Property 智能财产授权)，但和软件公司一样，研发人力就是脑力密集的生产线。晶心成立以来持续投入大量研发资源，专注于处理器IP系列产品的开发，这是支持晶心近年来营收屡创新高最主要原因。为保持同样增长动能，晶心将加速招募更多全球人才投入研发，在现有产品基础上，创造具高价值优势之高阶产品，满足市场对RISC-V 高阶运算产品的需求，以期与市场共同成长。

展望未来十年，越来越多的国际大厂加入RISC-V阵营，扩大RISC-V市场及应用。晶心决心将继续强化技术领先者的地位，并基于多年协助客户导入各式产品量产之丰富经验，于未来RISC-V CPU IP市场，帮助更多RISC-V SoC设计团队推出产品，以实现高幅度的营收成长及获利。



## Key Drivers of RISC-V Demand



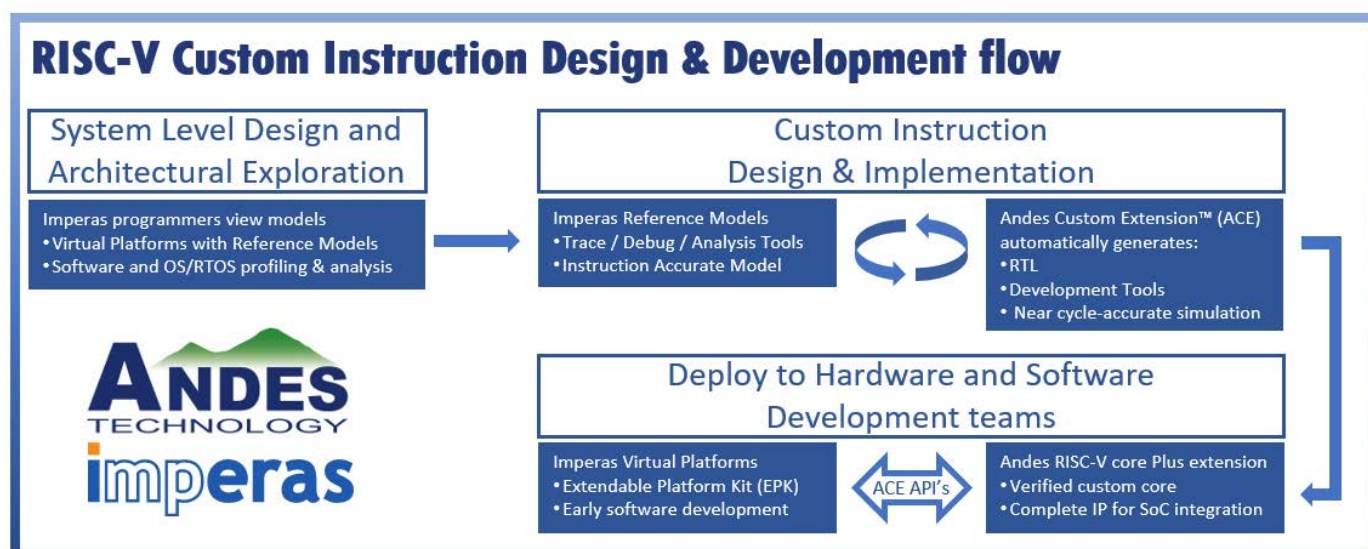
# Imperas模拟器支持Andes Custom Extension™ 加速特定领域应用软件开发

32及64位高效能、可扩展RISC-V CPU处理器核心领导供货商、RISC-V国际协会(RISC-V International)创始首席会员晶心科技(TWSE: 6533)和高效能软件模拟和虚拟平台的领导供货商Imperas Software Ltd.宣布将合作范围拓展到整合开发多功能的Andes Custom Extension™ (ACE)和Imperas高速模拟器。此合作将使SoC设计团队能够利用ACE架构来共同设计新指令硬件和相关软件，在芯片生产之前便可以开始完整的软件开发。

在ACE的架构下，SoC设计者可以轻松且有效率地在Andes RISC-V处理器核心上定义新指令来加速目标应用程序，即透过ACE的简易脚本来描述指令的输入输出和功能，及使用ACE的精简Verilog来定义指令在

RTL层级的实现方式。根据上述的设计数据，功能强大的COPILOT (Custom-OPTimized Instruction deveLOpment Tools)工具可以自动生成扩展晶心处理器所需的所有新组件，包括处理器的RTL、编译工具、调试器、整合开发环境和近似精确周期 (near cycle-accurate)的模拟器，以支持定制化的新指令。

当SoC架构师和逻辑设计人员着眼于加速他们的应用最花时间的部分，软件工程师则需要在增加新功能的同时，确保整个软件堆栈的功能性和稳健性。在SoC芯片完成设计生产并可用于全面开发之前，快速功能模拟器能让软件工程师开始撰写应用程序、除错和测试，而不需要受限于硬件开发的时程。藉由连结COPILOT产生的扩展模拟链接库，Imperas模拟器能如同手动撰写的模拟器一般，自动辨识新指令并模拟其功能。利用快速模拟器和相关工具，软件工程师除了可以进行全面开发，更可以提供回馈意见给硬件设计人员。



「晶心所有的RISC-V CPU 核心都是可以扩展的。ACE让SoC设计人员在不需要CPU设计的能力之下，就能在我们高效能的CPU核心上能轻松的新增定制化指令，来实现特定应用领域的加速，并提升SoC性能至新的水平，」晶心科技总经理暨技术长苏泓萌博士表示。「Imperas模拟器已经能够支持晶心的RISC-V CPU核心。我们很高兴能够拓展合作范畴，使ACE用户透过使用Imperas的快速模拟器，让软件工程师也可以从早期阶段就参与整个开发过程。」

「RISC-V提供了客制化扩展指令集的灵活性，在符合软件生态系统的同时，提供了系统架构工程师新的自由发展空间。」Imperas Software Ltd.执行长Simon Davidmann表示。「利用虚拟平台所建构的快速软件架构增强ACE设计指令的解决方案。所共同产生的平台可在芯片生产完成前，就提供了虚拟开发板。晶心和Imperas的合作旨在帮助客户和合作伙伴，以软件开发的创新速度来创新硬件灵活性。」

本次合作在ACE的解决方案中增加快速模拟器及虚拟平台的功能，SoC设计团队可利用晶心RISC-V核心处理器的ACE架构来新增客制化指令，并使用COPILOT工具立即自动生成所有必要组件。这些扩展组件包括处理器RTL、编译工具、调试器、近精确周期模拟器以及Imperas的快速功能模拟器。



### 关于Imperas

Imperas 致力于嵌入式软件和系统的开发，并且是RISC-V处理器模型和虚拟原型解决方案的领导供货商。Imperas和开放虚拟平台(OVP)推进了开源模型，包含一系列处理器、IP供货商、CPU架构、系统IP及处理器和系统的参考平台模型，参考平台模型的部分从简单的单核裸机(bare metal)平台到启动 SMP Linux 的全异构多核系统。所有支持模型都可从Imperas网站 [www.imperas.com](http://www.imperas.com)和开放虚拟平台(OVP)网站 [www.ovpworld.org](http://www.ovpworld.org)取得。

## Menta和晶心科技宣布建立合作关系 使硬件扩充指令集架构可重新配置

eFPGA(嵌入式FPGA)解决方案的领先供货商Menta S.A.S与32/64位RISC-V嵌入式处理器核心领导供货商暨RISC-V国际协会(RISC-V International)创始首席会员晶心科技宣布IP的技术合作。

晶心科技与Menta合作让晶心RISC-V AndesCore™系列可透过eFPGA达

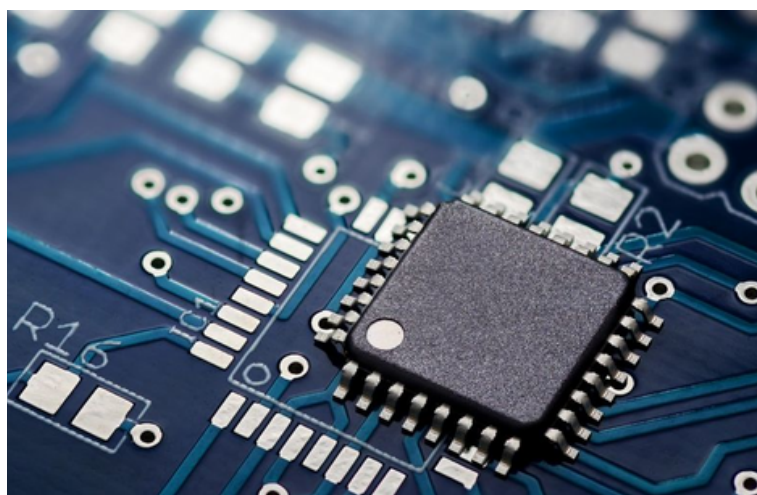


到嵌入式可程序逻辑控制(embedded programmable logic)。Menta和晶心科技的合作将能为客户提供联合解决方案，在制造后的SoC里新增客制化扩展指令，为目标应用达到倍数的加速效果。

下一代处理器最主要的差异化因素是能够自定义扩充的指令。RISC-V AndesCore™全面支持在RTL阶段扩充指令，而和eFPGA搭配使用则可在SoC制造后，再根据最终应用扩充指令。设计人员可以在RISC-V规范规格下，为想要加速的应用程序增加所需的任何指令。如此强大的功能，既不会破坏任何软件的兼容性，还能为开发和差异化保留发展空间。

「Menta很荣幸能与晶心科技建立密切的合作关系，」Menta首席执行官Vincent Markus表示。「创新的RISC-V指令集架构(ISA)技术拥有开源、精简、模块化和可扩展的设计，非常适合Menta eFPGA产品线的策略。」

eFPGA的角色是RISC-V CPU硬件扩充核心的一部份，它开启了产品在生命周期内，增加或重新配置指令集架构(ISA)的可能性。晶心RISC-V处理器系列已在SoC市场成为主流的计算引擎，现在透过支持eFPGA硬件的扩展，增强客制化产品ACE (Andes Custom Extension™)的功能。



ACE是一个能在晶心RISC-V处理器核心上定义新指令的强大架构。透过ACE的简易脚本程序来描述指令的输入输出和功能，以及使用ACE的精简Verilog来定义指令在RTL层级的实现方式。SoC设计人员可以轻松运用晶心自定义指令的

开发工具 COPILOT(Custom-Optimized Instruction development Tools)，根据上述的设计资料，自动生成扩展晶心处理器所需的所有新组件，包括处理器的RTL、编译工具、调试器、整合开发环境和近精确

周期(near cycle-accurate)的仿真器，以支持客制化新指令并实现加速特定领域的应用。

「透过与Menta的合作，晶心科技能为市场带来全新的CPU核心的应用方式，将更加支持RISC-V生态系的可扩展性，尤其是在强烈需要建立差异化的应用中，例如人工智能以及 5G，」晶心科技总经理暨首席技术官苏泓萌博士表示。「客户可以在芯片制造完成后，通过使用Menta eFPGA的解决方案，重新配置ACE的自定义指令，从而在预期成本内优化并强化他们的硬件。」

Menta的预编程序eFPGA核心与晶心RISC-V CPU核心相结合，将提供专门的用户界面及工具，可以在完整和优化的软件解决方案中，对eFPGA矩阵进行设定，并设定RISC-V应用中可编程的参数。



### 关于Menta

Menta是一家位于法国苏菲亚科学园区的私人控股公司。对于讲求效率、希望产品在第一次设计就正确及可快速投入量产的ASIC和SoC设计人员而言，Menta是经过验证的eFPGA领先供货商，其设计能适应标准的单元架构(cell-based architecture)，加上最先进的工具集，可以为SoC设计带来最高等级的客制化、高标准的测试性和最快的量产时间，并且应用于所有代工厂的任一制程。更多有关Menta的信息，请前往公司网站：[www.menta-efpga.com](http://www.menta-efpga.com)